

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representation of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY

As rescanning documents *will not* correct images, please do not report the images to the Image Problem Mailbox.

THIS PAGE BLANK (USPTO)

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 11261398
PUBLICATION DATE : 24-09-99

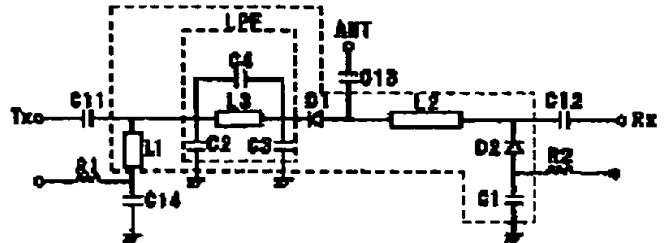
APPLICATION DATE : 09-03-98
APPLICATION NUMBER : 10056897

APPLICANT : HITACHI METALS LTD;

INVENTOR : TAKEDA TSUYOSHI;

INT.CL. : H03K 17/74 H01P 1/15 H04B 1/44

TITLE : COMPOSITE SWITCH CIRCUIT AND
COMPOSITE SWITCH CIRCUIT PARTS



ABSTRACT : PROBLEM TO BE SOLVED: To provide a small composite switch circuit superior in a characteristic by connecting a low pass filter circuit between a first diode and a first transmission line.

SOLUTION: A first circuit is a transmission circuit Tx, a second circuit is a reception circuit Rx and a third circuit is an antenna ANT. A switch circuit is mainly constituted of a diode D1 connected between the transmission circuit Tx and the antenna ANT, a first transmission line L_q whose one end is connected to the transmission circuit Tx-side of the first diode D1 and whose other end is connected to a ground-side, a second transmission line L2 connected between the reception circuit Rx and the antenna ANT and a second diode D2 whose one end is connected to the reception circuit Rx-side of the second transmission line L2 and whose other end is connected to the ground-side. A low pass filter circuit is constituted of a transmission line L3 and capacitors C2-C4 and it is inserted between the first diode D1 of the antenna switch circuit and the first transmission line L1. The small composite switch circuit superior in the characteristic is constituted.

COPYRIGHT: (C)1999,JPO

THIS PAGE BLANK (USPTO)

(11)特許出願公開番号

特開平11-261398

(43)公開日 平成11年(1999)9月24日

(51) Int.Cl.⁶
H 0 3 K 17/74
H 0 1 P 1/15
H 0 4 B 1/44

識別記号

FI

H O 3 K 17/74

G

H0 1 P 1/15

H0 4 B 1/44

審査請求 未請求 請求項の数10 O.L (全 8 頁)

(21)出願番号 特願平10-56897

(22)出願日 平成10年(1998)3月9日

(31)優先權主張番号 特願平9-76387

(32)優先日 平9(1997)3月28日

(33)優先権主張国 日本(JP)

(31)優先權主張番号 特願平9-77507

(32)優先日 平9(1997)3月28日

(33)優先権主張国 日本(JP)

(31)優先權主張番号 特願平10-2078

(32)優先日 平10(1998)1月8日

(33)優先権主張国 日本(JP)

(71)出願人 000005083

日立金属株式会社

東京都千代田区丸の内2丁目1番2号

(72) 發明者 鋁持 茂

鳥取県鳥取市南栄町70番地2号日立金属株式会社磁性材料研究所鳥取分室内

(72)発明者 田中 俊彦

鳥取県鳥取市南栄町70番地2号日立金属株式会社鳥取工場内

(72)発明者 武田 剛志

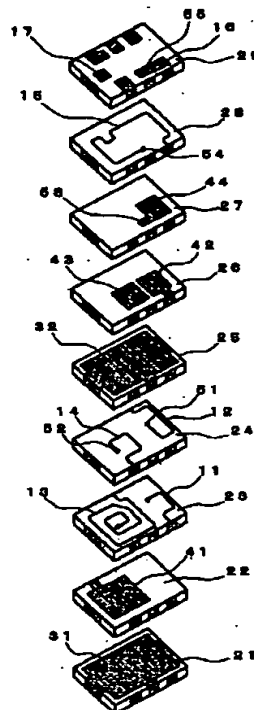
鳥取県鳥取市南栄町70番地2号日立金属株式会社鳥取工場内

(54)【発明の名称】 複合スイッチ回路及び複合スイッチ回路部品

(57) 【要約】

【目的】 広帯域で低損失な複合スイッチ回路部品を提供する。

【構成】 送信回路側にアノードが接続され、アンテナ側にカソードが接続される第1のダイオード、前記第1のダイオードのアノードに接続される第1の伝送線路、前記アンテナと受信回路との間に接続される第2の伝送線路、および前記受信回路側にアノードが接続され、アース側にカソードが接続される第2のダイオードを含むスイッチ回路において、前記第1のダイオードのアノードと前記第1の伝送線路との間にローパスフィルタ回路を接続した。



【特許請求の範囲】

【請求項1】 第1の回路、第2の回路および第3の回路に接続され、前記第1の回路と前記第3の回路との接続、および前記第2の回路と前記第3の回路との接続を切り換えるためのスイッチ回路であって、前記第1の回路と前記第3の回路の間に接続される第1のダイオード、前記第1のダイオードの前記第1の回路側に接続される第1の伝送線路、前記第3の回路と前記第2の回路との間に接続される第2の伝送線路、および前記第2の伝送線路の前記第2の回路側に接続される第2のダイオードを有し、前記第1のダイオードと前記第1の伝送線路との間にローパスフィルタ回路を接続したことを特徴とする複合スイッチ回路。

【請求項2】 前記第1の回路が送信回路であり、前記第2の回路が受信回路であり、前記第3の回路がアンテナであり、前記第1のダイオードは送信回路側にカソード、アンテナ側にアノードが接続され、前記第2のダイオードは、受信回路側にカソード、アース側にアノードが接続され、前記第1のダイオードのカソードと前記第1の伝送線路との間にローパスフィルタ回路が接続されたことを特徴とする請求項1記載の複合スイッチ回路。

【請求項3】 前記第1の回路が送信回路であり、前記第2の回路が受信回路であり、前記第3の回路がアンテナであり、前記第1のダイオードは送信回路側にアノード、アンテナ側にカソードが接続され、前記第2のダイオードは、受信回路側にアノード、アース側にカソードが接続され、前記第1のダイオードのアノードと前記第1の伝送線路との間にローパスフィルタ回路が接続されたことを特徴とする請求項1記載の複合スイッチ回路。

【請求項4】 第1の回路、第2の回路および第3の回路に接続され、前記第1の回路と前記第3の回路との接続、および前記第2の回路と前記第3の回路との接続を切り換えるためのスイッチ回路であって、前記第1の回路と前記第3の回路の間に接続される第1のダイオード、前記第1のダイオードの前記第1の回路側に接続される第1の伝送線路、前記第3の回路と前記第2の回路との間に接続される第2の伝送線路、および前記第2の伝送線路の前記第2の回路側に接続される第2のダイオードを有し、前記第1のダイオードと前記第1の伝送線路との間にローパスフィルタ回路を接続した複合スイッチ回路であって、少なくとも前記第1の伝送線路、第2の伝送線路及びローパスフィルタ回路の一部は、誘電体からなる積層体に内蔵されていることを特徴とする複合スイッチ回路部品。

【請求項5】 前記第1のダイオードと前記第2のダイオードが、前記積層体上に配置されていることを特徴とする請求項4に記載の複合スイッチ回路部品。

【請求項6】 前記積層体内に形成された伝送線路は、少なくとも2つのアース電極層に挟まれた領域内に形成され、前記ローパスフィルタ回路用のコンデンサは、前

記伝送線路を挟む上側のアース電極層と対向するように、該上側のアース電極層の上部に形成された電極により構成されていることを特徴とする請求項4記載の複合スイッチ回路部品。

【請求項7】 前記ローパスフィルタ回路用のコンデンサを構成する電極が、前記積層体内の前記伝送線路よりも実装面に対して上側に配置されていることを特徴とする請求項4記載の複合スイッチ回路部品。

【請求項8】 前記伝送線路は、スパイラル構造の電極パターンにより構成されていることを特徴とする請求項4記載の複合スイッチ回路部品。

【請求項9】 前記第1の回路が送信回路であり、前記第2の回路が受信回路であり、前記第3の回路がアンテナであり、前記第1のダイオードは送信回路側にカソード、アンテナ側にアノードが接続され、前記第2のダイオードは、受信回路側にカソード、アース側にアノードが接続され、前記第1のダイオードのカソードと前記第1の伝送線路との間にローパスフィルタ回路が接続されたことを特徴とする請求項4記載の複合スイッチ回路部品。

【請求項10】 前記第1の回路が送信回路であり、前記第2の回路が受信回路であり、前記第3の回路がアンテナであり、前記第1のダイオードは送信回路側にアノード、アンテナ側にカソードが接続され、前記第2のダイオードは、受信回路側にアノード、アース側にカソードが接続され、前記第1のダイオードのアノードと前記第1の伝送線路との間にローパスフィルタ回路が接続されたことを特徴とする請求項4記載の複合スイッチ回路部品。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、スイッチ回路に関わり、デジタル携帯電話などの高周波回路において、信号の伝送経路を切り換えるための高周波スイッチ回路に適用されるダイオードスイッチとローパスフィルタ回路の複合回路及び複合回路部品に関するものである。

【0002】

【従来の技術】例えば、デジタル携帯電話などのスイッチ回路は、アンテナと受信回路との伝送経路および送信回路とアンテナとの伝送経路を切り換えるのに使用される。

【0003】また、このスイッチ回路としては、受信ダイバーシチ方式を採用している電話などにおいて、受信回路と第1のアンテナとの伝送経路および受信回路と第2のアンテナとの伝送経路を切り換えるのにも使用される。また同様に、送信ダイバーシチ方式を採用している携帯電話用の基地局などの場合、送信回路と第1のアンテナとの伝送経路および送信回路と第2のアンテナとの伝送経路を切り換えるのに使用される。

【0004】また、このスイッチ回路は、車載用ブース

ターなどとの外部接続用端子を持つ携帯電話などの内部回路と上記端子への経路との切換や、携帯電話用の基地局などの複数チャネルの切換用としても用いられる。

【0005】従来のスイッチ回路としては、特開平6-197040号に開示されているものがある。この従来例の回路図を図11に示す。このスイッチ回路は、アンテナANT、送信回路Tx、受信回路Rxに接続される。送信回路Txには、第1のコンデンサC101を介して第1のダイオードD101のアノードが接続され、第1のダイオードD101のカソードには、第3のコンデンサC103を介してアンテナANTに接続される。

【0006】アンテナANTには、第3のコンデンサC103、第2の伝送線路SL2、第4のコンデンサC104の直列回路を介して受信回路Rxに接続される。また第1のダイオードD101のアノードは、第1の伝送線路SL1と第2のコンデンサC102の直列回路を介して接地される。さらに、第1の伝送線路SL1と第2のコンデンサC102の間には、抵抗R101を介してコントロール回路T1が接続される。また第2の伝送線路SL2と第4のコンデンサC104の間には、第2のダイオードD102のアノードが接続され、第2のダイオードD102のカソードは、接地されている。

【0007】そして、上記伝送線路、コンデンサが積層体内に形成され、積層体上にダイオード、コンデンサ、抵抗を搭載する構造となっている。

【0008】

【発明が解決しようとする課題】このスイッチ回路に、フィルタ部品を接続して使用する場合、そのスイッチ回路とフィルタ回路とを別々の部品とし、組み合わせていた。このため、実装面積が大きく、更にはインピーダンスマッチング用回路を付加しなければならないという問題点があった。

【0009】これに対し、特開平8-97743号には、スイッチ回路とフィルタ回路を複合した部品が提案されている。この従来例の等価回路図を図12に示す。この図12において、破線で囲った部分がフィルタ回路部分である。この従来例では、スイッチ回路の送信回路Tx側にフィルタ回路を接続した構成となっている。この従来例の送信回路TxとアンテナANTとを接続した場合の等価回路を図13に示す。この等価回路では、ダイオードはON状態となるため低抵抗となり無視している。この図13に示すように、この従来例の場合、回路の対称性がなく、周波数特性が狭帯域な特性となってしまう。

【0010】このスイッチ回路の特性が狭帯域となると、システム周波数帯域内を考えた場合、特性劣化の原因となり、また製造バラツキを考慮すると、製品の歩留低下を招くといった問題点がある。

【0011】本発明は、上記問題点を鑑み、回路の対称性が良く、広帯域な複合スイッチ回路及び／又はその複

合スイッチ回路を積層構造により、小型化した複合スイッチ回路部品を提供することを目的とする。

【0012】

【課題を解決するための手段】本発明は、第1の回路、第2の回路および第3の回路に接続され、前記第1の回路と前記第3の回路との接続、および前記第2の回路と前記第3の回路との接続を切り換えるためのスイッチ回路であって、前記第1の回路と前記第3の回路の間に接続される第1のダイオード、前記第1のダイオードの前記第1の回路側に接続される第1の伝送線路、前記第3の回路と前記第2の回路との間に接続される第2の伝送線路、および前記第2の伝送線路の前記第2の回路側に接続される第2のダイオードを含み、前記第1のダイオードと前記第1の伝送線路との間にローパスフィルタ回路を接続した複合スイッチ回路である。

【0013】この本発明において、例えば、第1の伝送線路の他端は、コンデンサを介してアースに接続され、その間で抵抗を介してダイオードのコントロール回路が接続される。また、第2のダイオードの他端も、コンデンサを介してアースに接続され、その間で抵抗を介してダイオードのコントロール回路が接続される。

【0014】本発明では、第1の回路を送信回路とし、第2の回路を受信回路とし、第3の回路をアンテナとして、アンテナと送信回路、アンテナと受信回路とを切り換えるスイッチ回路を構成することができる。しかも、このスイッチ回路にローパスフィルタ回路を内蔵するものである。

【0015】また本発明は、前記第1の回路が送信回路であり、前記第2の回路が受信回路であり、前記第3の回路がアンテナであり、前記第1のダイオードは送信回路側にカソード、アンテナ側にアノードが接続され、前記第2のダイオードは、受信回路側にカソード、アース側にアノードが接続され、前記第1のダイオードのカソードと前記第1の伝送線路との間にローパスフィルタ回路が接続された複合スイッチ回路である。

【0016】また本発明は、前記第1の回路が送信回路であり、前記第2の回路が受信回路であり、前記第3の回路がアンテナであり、前記第1のダイオードは送信回路側にアノード、アンテナ側にカソードが接続され、前記第2のダイオードは、受信回路側にアノード、アース側にカソードが接続され、前記第1のダイオードのアノードと前記第1の伝送線路との間にローパスフィルタ回路が接続された複合スイッチ回路である。

【0017】また本発明は、第1の回路、第2の回路および第3の回路に接続され、前記第1の回路と前記第3の回路との接続、および前記第2の回路と前記第3の回路との接続を切り換えるためのスイッチ回路であって、前記第1の回路と前記第3の回路の間に接続される第1のダイオード、前記第1のダイオードの前記第1の回路側に接続される第1の伝送線路、前記第3の回路と前記

第2の回路との間に接続される第2の伝送線路、および前記第2の伝送線路の前記第2の回路側に接続される第2のダイオードを有し、前記第1のダイオードと前記第1の伝送線路との間にローパスフィルタ回路を接続した複合スイッチ回路であって、少なくとも前記第1の伝送線路、第2の伝送線路及びローパスフィルタ回路の一部を、誘電体層の積層体内に内蔵して構成した複合スイッチ回路部品である。

【0018】また本発明は、前記第1のダイオードと前記第2のダイオードが、前記積層体上に配置されている複合スイッチ回路部品である。

【0019】少なくとも前記第1の伝送線路、第2の伝送線路及びローパスフィルタ回路の一部を誘電体層の積層体内に内蔵すること、及び／又は、ダイオードを積層体上に配置することにより、複合スイッチ回路部品を一素子に構成することができる。また、積層体上には、コンデンサ、抵抗、インダクタ等の素子を配置して、本発明の複合スイッチ回路部品を構成しても良い。この積層体上に配置する素子は、積層体内に形成する回路素子との関係で適宜設定することができる。

【0020】また本発明は、前記積層体内に形成された伝送線路は、上下に配置されたアース電極層に挟まれ、前記ローパスフィルタ回路用のコンデンサは、前記伝送線路を挟む上側のアース電極層とそれに対向する電極とにより形成されている複合スイッチ回路部品である。このように、アンテナスイッチ回路の伝送線路と、ローパスフィルタ回路との間にアース電極を介在させることにより、不要な干渉を防止することができる。

【0021】また本発明は、前記ローパスフィルタ回路用のコンデンサを構成する電極が、前記積層体内の前記伝送線路よりも実装面に対して上側に配置されている複合スイッチ回路部品である。

【0022】また本発明は、前記伝送線路は、スパイラル構造の電極パターンにより構成されている複合スイッチ回路部品である。このスパイラル構造の電極パターンにより伝送線路を構成することにより、伝送線路の線路長を短くすることができる。

【0023】また本発明の複合スイッチ回路部品は、前記第1の回路が送信回路であり、前記第2の回路が受信回路であり、前記第3の回路がアンテナであり、前記第1のダイオードは送信回路側にカソード、アンテナ側にアノードが接続され、前記第2のダイオードは、受信回路側にカソード、アース側にアノードが接続され、前記第1のダイオードのカソードと前記第1の伝送線路との間にローパスフィルタ回路が接続されるものである。

【0024】また本発明の複合スイッチ回路部品は、前記第1の回路が送信回路であり、前記第2の回路が受信回路であり、前記第3の回路がアンテナであり、前記第1のダイオードは送信回路側にアノード、アンテナ側にカソードが接続され、前記第2のダイオードは、受信回

路側にアノード、アース側にカソードが接続され、前記第1のダイオードのアノードと前記第1の伝送線路との間にローパスフィルタ回路が接続されるものである。

【0025】

【発明の実施の形態】本発明は、第1の回路、第2の回路および第3の回路に接続され、前記第1の回路と前記第3の回路との接続、および前記第2の回路と前記第3の回路との接続を切り換えるためのスイッチ回路であり、その第1の回路、第2の回路および第3の回路の特に好ましい例として、前記第1の回路を送信回路、前記第2の回路を受信回路、前記第3の回路をアンテナとして、アンテナスイッチ回路として用いることができる。このアンテナスイッチ回路に関して、以下説明するが、本発明は、このアンテナスイッチ回路に限定されるものではない。

【0026】本発明では、スイッチ回路とローパスフィルタ回路とを一つの部品とし、しかも積層構造で構成することにより、小型の複合スイッチ回路部品を構成している。

【0027】本発明に係る一実施例の等価回路図を図3に示す。この等価回路図は、第1の回路が送信回路 T_x 、第2の回路が受信回路 R_x 、第3の回路がアンテナ ANT であり、スイッチ回路の主構成は、送信回路 T_x とアンテナ ANT との間に接続されるダイオード D_1 と、第1のダイオード D_1 の送信回路 T_x 側に接続され、他端がアース側に接続される第1の伝送線路 L_1 と、受信回路 R_x とアンテナ ANT との間に接続される第2の伝送線路 L_2 と、第2の伝送線路 L_2 の受信回路 R_x 側に接続され、他端がアース側に接続される第2のダイオード D_2 とである。

【0028】そして、ローパスフィルタ回路は、 L_3 と C_2 と C_3 と C_4 とから構成され、アンテナスイッチ回路の第1のダイオード D_1 と第1の伝送線路 L_1 との間に、ローパスフィルタ回路が挿入されている。

【0029】また、図3の等価回路図では、第1のダイオード D_1 側と第2のダイオード D_2 側に、ともにコントロール回路が抵抗 R_1 、 R_2 を介して接続されている。そのコントロール回路は、受信回路 R_x 側のみでも良い。このコントロール回路が接続される第1の伝送線路 L_1 はコンデンサ C_{14} を介してアースに接続されている。コントロール回路を接続しない場合は直接アース接続しても良い。また、コントロール回路が接続される第2のダイオード D_2 もコンデンサ C_1 を介して、アース接続されている。そして、送信回路 T_x 、受信回路 R_x 、アンテナ ANT のそれぞれの入出力端には、DCカットコンデンサ C_{11} 、 C_{12} 、 C_{13} が接続されている。

【0030】この本発明では、ローパスフィルタ回路を単にスイッチ回路に追加したのではなく、スイッチ回路内の第1のダイオードと第1の伝送線路との間にローパ

スフィルタ回路を挿入したものである。この実施例の等価回路において、送信回路TxとアンテナANTとを接続した場合の等価回路を図4に示す。この等価回路では、ダイオードD1、D2はON状態となるため低抵抗となり無視でき、記載していない。

【0031】この図4に示すように、本発明によれば、等価回路の対称性が良い。つまり、ローパスフィルタ回路(L3、C2、C3、C4)を中心とし、その送信回路Tx側、及びANT側に、コンデンサC14、C1(C12)を介してアースに接続される伝送線路L1、L2が接続され、コンデンサC11、C13が直列に接続されている。このため、低損失で従来より広帯域な特性を得ることができる。

【0032】本発明に係る別の実施例の等価回路図を図5に示す。この等価回路図は、図3に示した等価回路図とほぼ同様な構成となっている。異なる点は、第1のダイオードD1と、第2のダイオードD2との接続方向が逆となっているところである。この等価回路によっても、複合スイッチ回路部品を得ることができる。この図5の等価回路において、送信回路TxとアンテナANTとを接続した場合の等価回路は図4と同様である。従って、この実施例によっても、等価回路の対称性が良く、低損失で従来より広帯域な特性を得ることができる。

【0033】また、図3と図5の等価回路においては、図3に示す等価回路の方が、挿入損失、アイソレーション特性が良好であった。

【0034】また、本発明では、スイッチ回路用の伝送線路をアース電極で上下から挟み、その上側のアース電極の更に上部に、ローパスフィルタ回路用コンデンサの導電パターンを形成している。この構造により、小型で特性の良い複合スイッチ回路部品を得ることができる。

【0035】以下、実施例に従い本発明を詳細に説明する。本発明に係る一実施例の斜視図を図1に示す。またこの実施例の積層分解斜視図を図2に、等価回路図を図3に示す。尚、図面において、便宜上電極部分に斜線を引いている。この実施例は、誘電体層の積層体2と、2つのダイオードが内蔵された半導体素子1とから構成されている。尚、等価回路図において、外側の破線内がこの実施例部分であり、その破線の外側のコンデンサC11、C12、C13、C14、抵抗R1、R2は外付部品として、回路基板上などで接続される。また、この外付部品は、積層体内に、又は積層体上に構成することも可能である。

【0036】この積層体2の内部構造は図2に示すとおりである。下層の誘電体層21には、第1のアース電極31が形成され、所定の引き出し電極が形成されている。そして、外部電極T2、T7、T8に接続される。

【0037】誘電体層21の上には、第1のアース電極31と対向してコンデンサC1を形成するコンデンサ電極41が形成された誘電体層22が積層される。このコ

ンデンサ電極41は、引き出し電極が形成されている。そして、外部電極T4に接続される。

【0038】この上には、伝送線路を構成する2つの誘電体層23、24が積層される。等価回路図における伝送線路L1は、誘電体層23のライン電極11と誘電体層24のライン電極12とを接続して構成される。この2つのライン電極の接続は、スルーホール電極51を介して行われている。そして、各誘電体層の側面に臨む引き出し電極がそれぞれ形成されて、外部電極T3、T6に接続される。

【0039】また等価回路図における伝送線路L2は、誘電体層23のライン電極13と誘電体層24のライン電極14とを接続して構成される。この2つのライン電極の接続は、スルーホール電極52を介して行われている。そして、各誘電体層の側面に臨む引き出し電極がそれぞれ形成され、外部電極T1、T5に接続されている。

【0040】その上の誘電体層25には、第2のアース電極32が形成され、所定の引き出し電極が形成されている。そして、外部電極T2、T7、T8に接続される。

【0041】その上の誘電体層26の上には、第2のアース電極32と対向してコンデンサC2、C3を形成するコンデンサ電極42、43が形成されている。そのコンデンサ電極42は、引き出し電極が形成され、外部電極T3に接続されている。

【0042】その上の誘電体層27の上には、コンデンサ電極42と対向してコンデンサC4を形成するコンデンサ電極44が形成されている。このコンデンサ電極44は、スルーホール電極53が形成され、下層のコンデンサ電極43に接続されている。

【0043】その上の誘電体層28の上には、L3を構成するコイル電極15が形成されている。このコイル電極15の一端は、外部電極T3と接続され、他方は、スルーホール電極54で、下層のスルーホール電極53と接続されている。

【0044】そして、最上層の誘電体層29の上面には、パターン電極が形成されている。一つのパターン電極16は、スルーホール電極55で下層のスルーホール電極54と接続されている。また、パターン電極17は、マークである。他に、外部電極T1、T4、T5、T6と接続されたパターン電極が形成されている。

【0045】この積層体は、誘電率が約8の誘電体材料を用い、ドクターブレードでシート成形し、このシート上にAg電極をスクリーン印刷してパターン電極を形成し、これを積層して、圧着し、一体で焼成されたものである。そして、焼成後側面の端子電極T1、T2、T3、T4、T5、T6、T7、T8及び上面のパターン電極を形成した。そして、2つのダイオードが内蔵された半導体素子1の端子がそれぞれパターン電極16とT

5、T1とT4に接続される。

【0046】この実施例によれば、コンデンサC2、C3、C4、インダクタL3とからなるローパスフィルタ回路(LPF)が、スイッチ回路の第1のダイオードD1のアノードと第1の伝送線路L1との間に構成されている。

【0047】この実施例の挿入損失特性を図6に示す。図6(b)は、図6(a)の通過帯域部分の拡大図である。本発明の実施例によれば、 900 ± 250 MHzで挿入損失1 dB以下の特性が得られており、優れた特性であることがわかる。また、本実施例は、 $4.5 \text{ mm} \times 3.2 \text{ mm}$ という非常に小型化でき、省スペースに配置出来る。また、高さは2 mm程度である。また本発明は、約800 MHzから数GHzの周波数帯に好適である。

【0048】この実施例では、第1のアース電極31と第2のアース電極32の間に、第1の伝送線路と第2の伝送線路を配置している。このスイッチ回路は、この複合スイッチ回路部品の実装面側に配置されている。そして、そのスイッチ回路の上側に、ローパスフィルタ回路が構成されている。

【0049】このローパスフィルタ回路部分が、スイッチ回路部分の上側に配置されていることにより、そのローパスフィルタ回路のアース間に挿入されているコンデンサC2、C3部分において、その容量を構成する導電パターン42、43と対向する第2のアース電極32は、実際の基板上的アースに接続する引き出し部を有する。この実施例の場合、外部電極T2がそれにあたる。この外部電極T2はライン電極として機能し、前記のコンデンサC2、C3にインダクタLが直列に接続された回路と見なされる。この等価回路図は、図7に示すようになり、コンデンサC2とインダクタL4との直列共振、及びコンデンサC3とインダクタL5との直列共振により、高調波の低減に効果を発揮している。

【0050】またこの伝送線路L1、L2は、いずれもスパイラル形状に形成され、2層に分かれて形成されている。このスパイラル形状とし、更に重複部分を設けることにより、ライン長を短くできた。

【0051】本発明に係る別の実施例の積層体の分解斜視図を図8に、その等価回路図を図9に示す。この図8は、図2と同様の部分には、同一の符号を付けた。この実施例は、上記実施例とほぼ同様の構造であり、第1の伝送線路L1の一端とアースとの間に接続されるコンデンサC5が接続されている。これは、下から第2層目の誘電体層22に、下層の誘電体層21に形成された第1のアース電極31と対向するように形成されたコンデンサ形成用電極パターン45で構成されている。その他の構造は、同一である。

【0052】この実施例によっても上記実施例と同様の特性を得ることができた。また、コンデンサC5部分

は、図10に示す接続としても良い。この図9のコンデンサC5及び図10のコンデンサC6は、いずれも第1の伝送線路L1の線路長を短くする効果を有する。

【0053】本発明によれば、ローパスフィルタ回路を内蔵したスイッチ回路を一体に、しかも小型に構成することができる。しかも、広帯域な特性を有し、しかも低損失であり、かつ高調波抑制効果も高いという優れた特性を有している。また本発明では、送信回路、アンテナ、受信回路のスイッチ回路として説明したが、3つの回路のスイッチ回路として用いることができることは言うまでもなく、その他の回路のスイッチとして利用することも本発明の範囲である。

【0054】

【発明の効果】本発明によれば、ローパスフィルタ回路を内蔵したスイッチ回路であって、小型で、特性の優れた複合スイッチ回路を構成することができる。また、伝送線路およびローパスフィルタ回路を誘電体層の積層体内に形成し、小型の複合スイッチ回路部品を構成出来る。

【図面の簡単な説明】

【図1】本発明に係る一実施例の斜視図である。

【図2】図1に示す実施例の積層体の分解斜視図である。

【図3】図1に示す本発明に係る実施例の等価回路図である。

【図4】本発明に係る実施例の送信回路TxとアンテナANTとを接続した場合の等価回路図である。

【図5】本発明に係る別の実施例の等価回路図である。

【図6】本発明に係る一実施例の挿入損失特性を示すグラフである。

【図7】本発明に係る実施例の等価回路の一部である。

【図8】本発明に係る別の実施例の積層体の分解斜視図である。

【図9】本発明に係る別の実施例の等価回路図である。

【図10】本発明に係る別の実施例の等価回路図である。

【図11】従来のスイッチ回路の等価回路図である。

【図12】別の従来例のスイッチ回路の等価回路図である。

【図13】別の従来例の送信回路TxとアンテナANTとを接続した場合の等価回路図である。

【符号の説明】

1 半導体素子

2 積層体

21、22、23、24、25、26、27、28、29 誘電体層

31 第1のアース電極

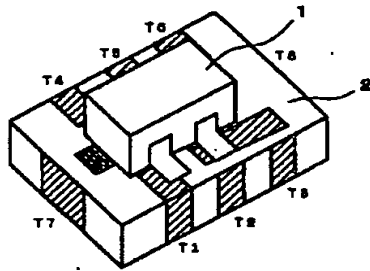
11、12、13、14、15 ライン電極

51、52、53、54、55 スルーホール電極

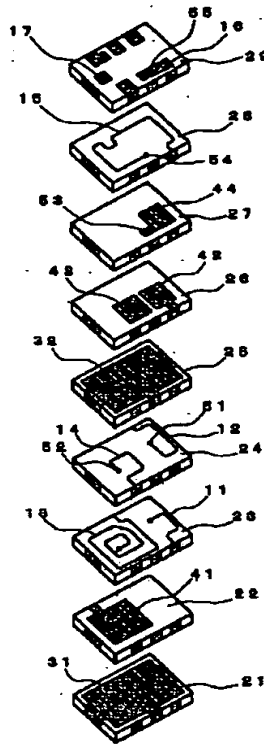
32 第2のアース電極

41、42、43、44、45 コンデンサ用電極

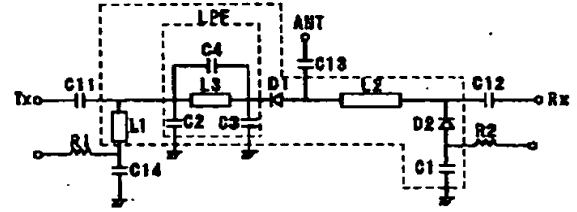
【図1】



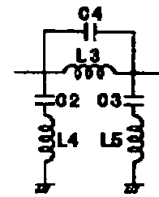
【図2】



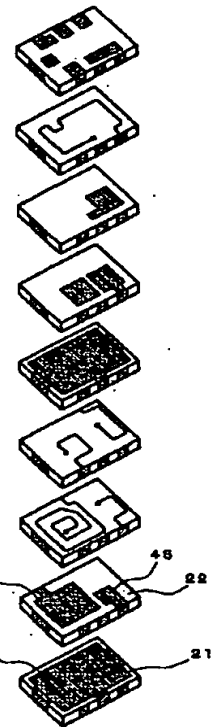
【図3】



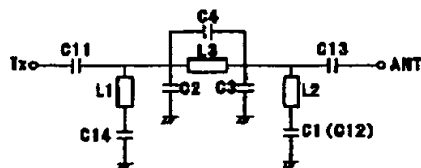
【図7】



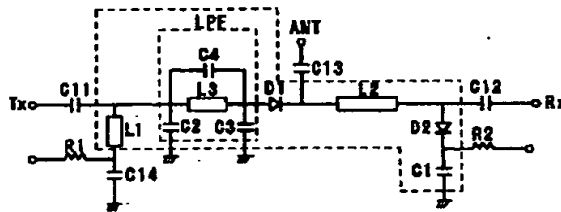
【図8】



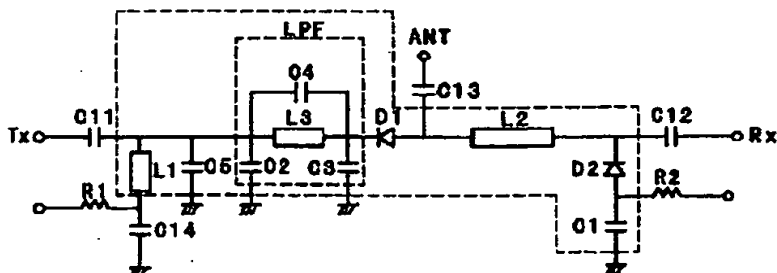
【図4】



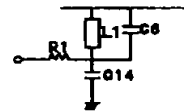
【図5】



【図9】

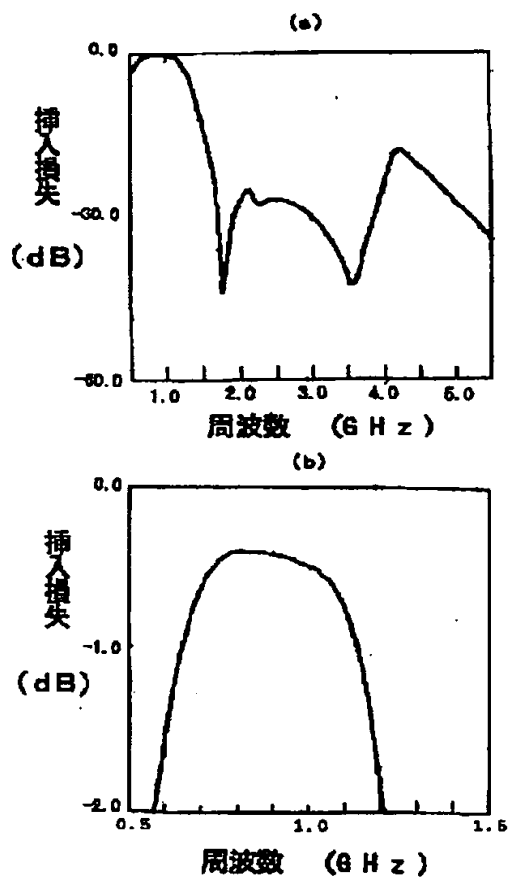


【図10】

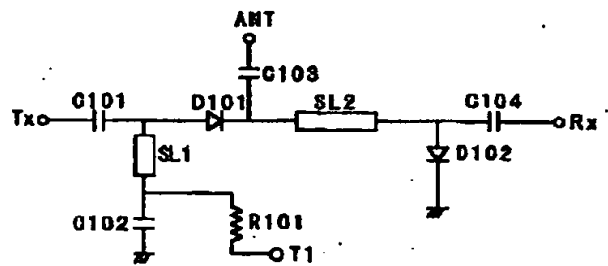


THIS PAGE BLANK (USPTO)

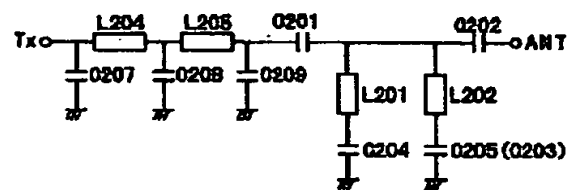
【図6】



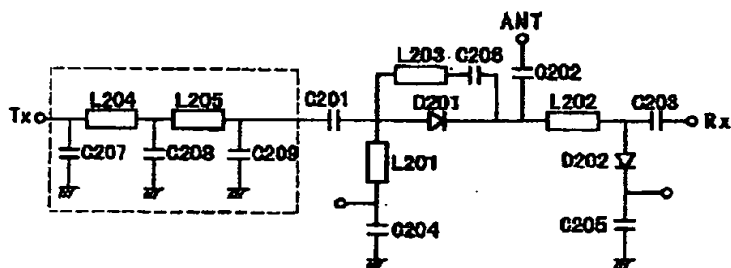
【図11】



【図13】



【図12】



THIS PAGE BLANK (USPTO)